

*August 43*  
*Japan*  
Docket No. 1614.1123/HJS

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of:

Norihiro NAKATSUHAMA et al.

Serial No.:

Filed: February 8, 2001

For: ABNORMALITY DETECTION DEVICE FOR DETECTING AN  
ABNORMALITY IN A COMMUNICATION BUS

*8/31/01*  
Group Art Unit:

Examiner:



**SUBMISSION OF CERTIFIED COPY OF PRIOR  
FOREIGN APPLICATION IN ACCORDANCE WITH  
THE REQUIREMENTS OF 37 C.F.R. § 1.55**

Assistant Commissioner for Patents  
Washington, D.C. 20231

Sir:

In accordance with the provisions of 37 C.F.R. § 1.55, the applicant(s) submit(s)  
herewith a certified copy of the following foreign application(s):

Japanese Patent Application No. 2000-077016  
Filed: March 17, 2000

It is respectfully requested that the applicant(s) be given the benefit of the foreign filing  
date, as evidenced by the certified papers attached hereto, in accordance with the requirements  
of 35 U.S.C. § 119.

Respectfully submitted,  
STAAS & HALSEY LLP

Date: February 8, 2001

By: *[Signature]*

H. J. Stagg  
Registration No. 22,010

700 Eleventh Street, N.W., Suite 500  
Washington, D.C. 20001  
Telephone: (202) 434-1500  
Facsimile: (202) 434-1501

日 本 国 特 許 庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

AS  
J1046 U.S. PRO  
09/77837  
02/08/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日  
Date of Application:

2000年 3月17日

出 願 番 号  
Application Number:

特願2000-077016

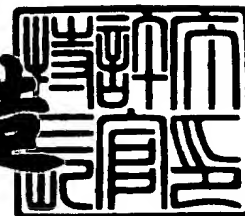
出 願 人  
Applicant (s):

富士通株式会社

2001年 1月 5日

特許庁長官  
Commissioner,  
Patent Office

及 川 耕 造



出証番号 出証特2000-3109980

【書類名】 特許願

【整理番号】 0000043

【提出日】 平成12年 3月17日

【あて先】 特許庁長官 近藤 隆彦 殿

【国際特許分類】 H04B 17/00  
H04B 3/46

【発明の名称】 通信バスの異常検出装置とマイクロコンピュータ

【請求項の数】 7

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 中津浜 規寛

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 小池 良彦

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 田子 治

【発明者】

【住所又は居所】 神奈川県川崎市中原区上小田中4丁目1番1号 富士通株式会社内

【氏名】 小沢 幸浩

【特許出願人】

【識別番号】 000005223

【氏名又は名称】 富士通株式会社

【代理人】

【識別番号】 100070150

【住所又は居所】 東京都渋谷区恵比寿4丁目20番3号 恵比寿ガーデン  
プレイスタワー32階

【弁理士】

【氏名又は名称】 伊東 忠彦

【電話番号】 03-5424-2511

【手数料の表示】

【予納台帳番号】 002989

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704678

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 通信バスの異常検出装置とマイクロコンピュータ

【特許請求の範囲】

【請求項 1】 通信バスの異常を検出する異常検出装置であって、  
前記通信バスに接続され、第一の論理レベルを有する信号が前記通信バスにおいて伝送される時間を計測する伝送時間計測手段と、

前記伝送時間計測手段で計測された前記時間がしきい値を超えた場合には、前記通信バスの異常を示す異常検出信号を出力する異常検出手段とを備えたことを特徴とする通信バスの異常検出装置。

【請求項 2】 前記伝送時間計測手段は、供給されるイベント信号に応じて定められた間隔で初期化される請求項 1 に記載の通信バスの異常検出装置。

【請求項 3】 前記伝送時間計測手段と前記異常検出手段とからなるユニットを少なくとも二つ備え、

前記伝送時間計測手段は、それぞれ異なる前記間隔で初期化される請求項 2 に記載の通信バスの異常検出装置。

【請求項 4】 複数の前記しきい値を記憶する記憶手段と、  
前記記憶手段に記憶された前記複数のしきい値の中から、供給される選択信号に応じて前記しきい値を選択して前記異常検出手段に供給するしきい値選択手段とをさらに備えた請求項 1 に記載の通信バスの異常検出装置。

【請求項 5】 前記伝送時間計測手段を少なくとも二つ備え、  
少なくとも一つの前記伝送時間計測手段で計測された前記時間を、所定の間隔で累積加算する累積加算手段と、

前記累積加算手段で累積加算されることによって得られた累積時間が第二のしきい値を超えた場合には、前記通信バスの異常を示す異常検出信号を出力する第二の異常検出手段とをさらに備えた請求項 1 に記載の通信バスの異常検出装置。

【請求項 6】 前記累積加算手段は、少なくとも一つの前記伝送時間計測手段に前記累積時間を供給し、

前記累積時間が供給された前記伝送時間計測手段は、前記累積時間を初期値として前記計測を行う請求項 5 に記載の通信バスの異常検出装置。

【請求項 7】 通信バスに接続されたマイクロコンピュータであって、  
前記通信バスに接続され、第一の論理レベルを有する信号が前記通信バスにおいて伝送される時間を計測する伝送時間計測手段と、

前記伝送時間計測手段で計測された前記時間がしきい値を超えた場合には、前記通信バスの異常を示す異常検出信号を出力する異常検出手段とを備えたことを特徴とするマイクロコンピュータ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、通信バスを介した通信の異常を検出する通信バスの異常検出装置と、該通信バスに接続されたマイクロコンピュータ（マイコン）に関するものである。

【0002】

【従来の技術】

近年、様々な通信プロトコルを有する半導体装置が開発されていると共に、複数の半導体装置を通信バスにより相互に接続し、そのうちのある一つの半導体装置がマスタとして動作する時には、他の半導体装置を該マスタとして動作する半導体装置に対してスレイブとして、すなわち従属的に動作させるようなシステムが開発されている。ここで、上記システムにおける該通信バスは「マルチマスタ通信バス」と呼ばれている。

【0003】

そして、上記のようなシステムにおける通信状態を監視するための回路は、該通信においてはシステムの信頼性を確保する上で重要な要素となってきたが、監視方法としては、従来よりタイムアウト検出という手法が採用されている。ここで、「タイムアウト検出」とは、一定時間内に次の情報が受信されない場合には、通信回線に障害等の異常状態が発生したものとみなす手法をいう。

【0004】

しかしながら、従来のタイムアウト検出では、半導体装置からの応答時間や、通信バスの混雑状態のみを監視することとしていた。また、従来のタイムアウト

検出は、簡易的にソフトウェアにより実現されていたため、通信の信頼性は最低限確保されているに過ぎなかった。

## 【 0 0 0 5 】

ところが近年、より複雑化してきている上記システムにおける通信バスにおいては、予期せぬ通信異常や通信の遅延などが生じた場合、システム全体にその影響が及んでしまう可能性がでてきているため、該通信についてより高い信頼性の確保が望まれる。

## 【 0 0 0 6 】

なお、従来においては、かかる信頼性を向上させるため、例えば該通信バスの監視頻度を上げるようなプログラムを作成し、CPUを有するデバイス上で該プログラムを実行するといった対策が施されていたが、該プログラムを含むソフトウェアへの負荷が大きくなってしまいうという問題があり、またシステムの処理能力によって通信バスの状態を確認（監視）する頻度が制限されることから、タイムアウト検出の精度が悪くなってしまいうなどの問題があった。

## 【 0 0 0 7 】

## 【発明が解決しようとする課題】

本発明は、上述の問題を解消するためになされたもので、通信バスを介した通信の信頼性を高めるための通信バスの異常検出装置と、該通信バスに接続されたマイクロコンピュータとを提供することを目的とする。

## 【 0 0 0 8 】

## 【課題を解決するための手段】

上記の目的は、通信バスの異常を検出する異常検出装置であって、通信バスに接続され、第一の論理レベルを有する信号が通信バスにおいて伝送される時間を計測する伝送時間計測手段と、伝送時間計測手段で計測された時間がしきい値を超えた場合には、通信バスの異常を示す異常検出信号を出力する異常検出手段とを備えたことを特徴とする通信バスの異常検出装置を提供することにより達成される。このような手段によれば、通信バスを介した通信の状態を伝送時間計測手段により常に監視することができる。

## 【 0 0 0 9 】

また、伝送時間計測手段は、供給されるイベント信号に応じて定められた間隔で初期化されることとすれば、上記イベント信号を選択的に供給することにより上記異常検出の方法を任意に設定することができる。

## 【 0 0 1 0 】

また、伝送時間計測手段と異常検出手段とからなるユニットを少なくとも二つ備え、伝送時間計測手段は、それぞれ異なる間隔で初期化されるものとすれば、異なる方法によった異常検出を並列的に実行できる。また、複数のしきい値を記憶する記憶手段と、記憶手段に記憶された複数のしきい値の中から、供給される選択信号に応じてしきい値を選択して異常検出手段に供給するしきい値選択手段とをさらに備えることにより、異なる異常検出方法の選択的実行を容易に実現することができる。

## 【 0 0 1 1 】

また、伝送時間計測手段を少なくとも二つ備え、少なくとも一つの伝送時間計測手段で計測された時間を、所定の間隔で累積加算する累積加算手段と、累積加算手段で累積加算されることによって得られた累積時間が第二のしきい値を超えた場合には、通信バスの異常を示す異常検出信号を出力する第二の異常検出手段とをさらに備えたものとすることができる。このような手段によれば、上記累積時間を尺度とした異常検出を容易に実現することができる。ここで、累積加算手段は、少なくとも一つの伝送時間計測手段に上記累積時間を供給し、該累積時間が供給された伝送時間計測手段は、該累積時間を初期値として計測を行うものとするれば、伝送時間計測手段において多様な方法による計測を行うことができる。

## 【 0 0 1 2 】

また、本発明の目的は、通信バスに接続されたマイクロコンピュータであって、通信バスに接続され、第一の論理レベルを有する信号が通信バスにおいて伝送される時間を計測する伝送時間計測手段と、伝送時間計測手段で計測された時間がしきい値を超えた場合には、通信バスの異常を示す異常検出信号を出力する異常検出手段とを備えたことを特徴とするマイクロコンピュータを提供することにより達成される。このような手段によれば、マイクロコンピュータによる通信バスを介した通信の状態を伝送時間計測手段により常に監視することができる。

## 【 0 0 1 3 】

## 【 発 明 の 実 施 の 形 態 】

以下において、本発明の実施の形態を図面を参照して詳しく説明する。なお、図中同一符号は同一又は相当部分を示す。

## 【 実 施 の 形 態 1 】

図 1 は、本発明の実施の形態 1 に係る通信バスの異常検出装置 1 3 を備えたマイコン 3 の構成を示す図である。図 1 に示されるように、マイコン 3 は第一システム 1 に含まれ、第一システム 1 は通信バス 2 に接続される。なお、通信バス 2 には、通信集積回路（通信 IC） 2 5 や、第二システム 2 1 に含まれる通信 IC 2 3、第三システム 3 1 に含まれる通信 IC 3 3、第 n システム 2 7（n は整数）に含まれる通信 IC 2 9 が接続される。

## 【 0 0 1 4 】

そして、上記マイコン 3 は、タイムアウト検出バスライン 4 と、中央演算処理装置（CPU） 5 と、外部制御マクロ 7、9 と、通信マクロ 1 1 と、異常検出装置 1 3 とを含む。ここで、外部制御マクロ 7、9 と通信マクロ 1 1 とは CPU 5 に接続され、タイムアウト検出バスライン 4 は通信マクロ 1 1 と通信バス 2 とを接続する。また、異常検出装置 1 3 は、通信マクロ 1 1 及びタイムアウト検出バスライン 4 に接続される。なおさらに、外部制御マクロ 7 はマイコン 3 の外部に配設された集積回路（IC） 1 5、1 7 に接続され、外部制御マクロ 9 は同じくマイコン 3 の外部に配設されたメモリ 1 9 や、第二システム 2 1 に接続される。

## 【 0 0 1 5 】

上記のような構成を有するマイコン 3 において、通信マクロ 1 1 は、マイコン 3 と外部システム、すなわち例えば第二システム 2 1 や第三システム 3 1 など、との間の通信を CPU 5 による命令に応じて制御する。また、外部制御マクロ 7 は、CPU 5 による命令に応じて IC 1 5、1 7 を制御する。さらに、外部制御マクロ 9 は、CPU 5 による命令に応じてメモリ 1 9 に対するデータの読み書きを実行し、あるいは第二システム 2 1 へアクセスする。

## 【 0 0 1 6 】

図 2 は、図 1 に示された異常検出装置 1 3 の基本的な構成を示す図である。図

2に示されるように、異常検出装置13はバス状態監視回路35と、タイマカウンタ37、43と、第一レジスタ39及び第二レジスタ45と、比較器41、47と、選択回路49とを含む。ここで、バス状態監視回路35はタイムアウト検出バスライン4に接続され、マイコン3の外部から供給されるソースクロックが入力される。また、選択回路49には通信マクロ11から通信ステータス信号が供給され、かつ、通信マクロ11またはタイムアウト検出バスライン4より第一イベント信号から第nイベント信号までの信号が供給される。

## 【0017】

なお、上記通信ステータス信号は、他のシステムに対する相対的な動作の種類に応じて、通信状態を監視する方法を選択するための信号である。また上記イベント信号は、タイマカウンタ37、43を初期化するタイミングを決定するための信号であり、例えば第一イベント信号はタイムアウト検出バスライン4を伝送する信号がロウ（L）レベルからハイ（H）レベルへ遷移するタイミング毎に活性化される信号であり、第二イベント信号はタイムアウト検出バスライン4を伝送するデータが1バイトとなる度に活性化される信号であるとされる。

## 【0018】

また、タイマカウンタ37は、バス状態監視回路35及び選択回路49に接続され、比較器41がタイマカウンタ37及び第一レジスタ39に接続される。またさらに、タイマカウンタ43は、タイマカウンタ37と同様にバス状態監視回路35及び選択回路49に接続され、比較器47がタイマカウンタ43及び第二レジスタ45に接続される。

## 【0019】

次に、図2に示された異常検出装置13の動作を説明する。バス状態監視回路35は、タイムアウト検出バスライン4においてタイムアウトが検出されるか否かを常に監視し、タイムアウトを自動検出する。またこの際の検出頻度は、供給されるソースクロックの周波数に応じて決定され、該周波数を調整することによりタイムアウトの検出誤差を低減することができる。

## 【0020】

また、タイマカウンタ37、43は、バス状態監視回路35によりタイムアウ

トが検出された場合においてのみカウント動作を行い、タイムアウトが検出された累積時間をカウントする。そしてこのとき、タイマカウンタ37, 43はそれぞれ、通信ステータス信号に応じて選択回路49から選択的に供給されるイベント信号により初期化される。これより、タイマカウンタ37, 43によって通信ステータス信号に応じた方法で累積時間のカウントがなされ、他の回路やソフトウェア等によらずタイムアウト検出を実現できる。

## 【0021】

すなわち例えば、選択回路49において通信ステータス信号により第一イベント信号が選択され、タイマカウンタ37へ供給されたときには、タイマカウンタ37はタイムアウト検出バスライン4を伝送する信号がロウ（L）レベルからハイ（H）レベルへ遷移するタイミング毎に初期化される。従って、このような場合には、伝送する信号がロウレベルとなる一期間の長さがカウントされる。

## 【0022】

また、同様に選択回路49において通信ステータス信号により第二イベント信号が選択され、タイマカウンタ43へ供給されたときには、タイマカウンタ43はタイムアウト検出バスライン4を1バイトのデータが伝送する度に初期化される。従って、このような場合には、1バイトのデータが伝送される間に信号がロウレベルとなった期間の長さが累積的にカウントされる。

## 【0023】

またさらに、第一レジスタ39及び第二レジスタ45にはそれぞれ、予め所定値が格納される。そして比較器41, 47は、タイマカウンタ37, 43から供給されたカウント値と該所定値とを比較し、該カウント値が該所定値に達した場合にタイムアウト検出信号をタイムアウト検出バスライン4へ出力する。これより、任意の値を上記タイマカウンタ37, 43へ格納することにより、所望のタイムアウト検出時間を設定することができる。

## 【0024】

また上記のように、異常検出装置13内にタイマカウンタとレジスタ及び比較器からなるユニットが複数設けられることにより、伝送する信号がロウレベルとなる期間を並列的に異なる方法でカウントすることができる。従って、他の通信

回路との通信ラインの競合により通信ステータスが確定していない場合には、伝送する信号がロウレベルとなる期間を並列的に異なる方法で暫定的にカウントしておき、通信ステータスが確定した時点でいずれかのカウントを採用することによって、最終的に、動作状態に応じた最適なタイムアウト検出を実現することもできる。

## 【0025】

次に、図2に示された異常検出装置13のより具体的な例を、図3を参照しつつ説明する。図3に示されるように、異常検出装置13はタイマカウンタ37、43、67と、第一レジスタ39と、第二レジスタ45と、第三レジスタ69と、比較器41、47、71と、選択回路49と、ハイ(H)検出回路51と、入力部52と、第一イベント発生回路53と、第二イベント発生回路55と、第三イベント発生回路57と、分周器59と、ロウ検出回路60と、10分周器62と、20分周器63とを備え、ロウ検出部60はロウ検出回路61と10分周器62とを含む。なお、上記分周器59は異常検出装置13の外部に配設されるようにしてもよい。

## 【0026】

以下において、図3に示された異常検出装置13の動作を説明する。まず、分周器59は1分周から6分周まで行い得るが、通信マクロ11から供給される切替信号により該分周率が選択される。そして分周器59は、選択された該分周率によって入力されるソースクロックを分周し、ロウ検出回路61へ出力する。

## 【0027】

ロウ検出回路61は、タイムアウト検出バスライン4の状態を監視するが、具体的には、タイムアウト検出バスライン4を伝送するデータがロウレベルとなったときに分周器59から供給されたクロック信号に応じてカウントアップパルスを発生する。次に、このカウントアップパルスは10分周器62において10分周されると共に、上記ソースクロックを10分周したときのロウレベルの幅以下の幅を有するロウレベルの信号が除去される。そして、このようなフィルタリングにより所定の分解能が選択され、ノイズなどによる誤動作が回避される。

## 【0028】

また、10分周器62から出力されたクロック信号は、20分周器63及び10分周器62へ供給され、それぞれ20分周あるいは10分周される。ここで、タイマカウンタ37は20分周器63から供給された信号に応じてカウントアップし、カウントされた値と第一レジスタ39に予め格納された設定値とが比較器41により比較される。そして、この比較において該カウント値が該設定値に一致するものと判定されたときには、比較器41は第一タイムアウト検出信号をタイムアウト検出バスライン4へ出力する。なお、この第一タイムアウト検出信号は、各システムの通信マクロ11や、場合によっては通信IC23, 25, 29, 33により認知され、通信が中断される。

## 【0029】

また、同様にタイマカウンタ43は10分周器62から供給された信号に応じてカウントアップし、カウントされた値と第二レジスタ45に予め格納された設定値とが比較器47により比較される。そして、この比較において該カウント値が該設定値に一致するものと判定されたときには、比較器47は第二タイムアウト検出信号をタイムアウト検出バスライン4へ出力する。

## 【0030】

そして、タイマカウンタ67は20分周器63から供給された信号に応じてカウントアップし、カウントされた値と第三レジスタ69に予め格納された設定値とが比較器71により比較される。そして、この比較において該カウント値が該設定値に一致するものと判定されたときには、比較器71は第三タイムアウト検出信号をタイムアウト検出バスライン4へ出力する。

## 【0031】

一方、ハイ検出回路51は、タイムアウト検出バスライン4にハイレベルのデータが伝送されたことを検出して、ハイ検出信号を生成する。また、入力部52には通信マクロ11またはタイムアウト検出バスライン4からスタート検出信号とストップ検出信号及びアクノリッジ検出信号が供給される。そして、上記ハイ検出信号と、スタート検出信号、ストップ検出信号及びアクノリッジ検出信号に応じて、第一イベント発生回路53と第二イベント発生回路55及び第三イベント発生回路57によって第一から第三のイベント信号が生成される。

## 【0032】

具体的には、第一イベント発生回路53においては、スタート検出信号が入力された時点からストップ検出信号が入力される時点までの間においてタイムアウト検出バスライン4を伝送する信号がロウ（L）レベルからハイ（H）レベルへ遷移するタイミング毎に活性化される第一イベント信号が生成される。また、第二イベント発生回路55においては、スタート検出信号が入力された時点からストップ検出信号が入力される時点までの間においてタイムアウト検出バスライン4を伝送するデータが1バイトとなる度に活性化される第二イベント信号が生成される。さらに、第三イベント発生回路57においては、スタート検出信号が入力された時点及びストップ検出信号が入力された時点のみににおいて活性化される第三イベント信号が生成される。

## 【0033】

さらに、選択回路49は通信マクロ11から供給される通信ステータス信号に応じて、上記第一から第三までのイベント信号の中から選択されたイベント信号を各タイマカウンタ37、43、67と10分周器62及び20分周器63へ供給する。そして、活性化されたこれらのイベント信号により、該タイマカウンタ37、43、67と10分周器62及び20分周器63がそれぞれ初期化（リセット）される。

## 【0034】

なお、上記通信ステータス信号は、該マイコン3が他のシステムに対してマスタとして主導的に動作するか、あるいはスレーブとして従属的に動作するかを示す信号であり、該信号がマスタを示す場合には第二イベント信号がタイマカウンタ43及び10分周器62へ供給され、スレーブを示す場合には第三イベント信号がタイマカウンタ67及び20分周器63へ供給される。

## 【0035】

以上より、図3に示された異常検出装置13によれば、タイムアウト検出バスライン4を伝送する信号がロウ（L）レベルとなる時間がタイマカウンタ37、43、67で並列的にカウントされると共に、第一から第三のイベント信号によってそれぞれ異なるタイミングで初期化（リセット）が実行されるため、マイコ

ン 3 の動作状態に応じたタイムアウト検出がハード的構成により実現される。

【 0 0 3 6 】

従って上記のように、タイムアウト検出がハード的構成により実現されるため、タイムアウト検出バスライン 4 の異常を検出するプログラムを簡略化することができ、ソフトウェアにおける負担を軽減して第一システム 1 全体の動作の高速化を図ることができる。

【 0 0 3 7 】

なお、図 3 に示された異常検出装置 1 3 は、図 4 に示されるように簡略化することもできる。すなわち、タイマカウンタ 3 7 を一つだけ備え、バス状態監視回路 3 5 から供給される信号によって所定のカウンタ値までカウントアップされた時点でタイマカウンタ 3 7 は、タイムアウト検出信号を出力するような構成にしてもよい。そして、この場合においても選択回路 7 3 から供給されるイベント信号の種類に応じたタイミングで、タイマカウンタ 3 7 が初期化される。このような構成によれば、図 2 に示された異常検出回路 1 3 に比して第一レジスタ 3 9 や比較器 4 1 が不要とされ、異常検出装置 1 3 の回路規模を低減することができる。

【 0 0 3 8 】

またさらには、図 5 に示されるように、イベント信号が直接タイマカウンタへ供給されるような構成を有する異常検出装置 7 7 とすることもできる。すなわち例えば、第一イベント信号が選択回路を介さず直接タイマカウンタ 3 7 に供給され、同様に第 n イベント信号が直接タイマカウンタ 4 3 へ供給されるような構成とすることができる。このような構成によれば、選択回路が不用とされ、さらに異常検出装置 7 7 の回路規模を低減することができる。なお、図 5 に示された異常検出装置 7 7 においては、タイマカウンタ 3 7 は第一イベント信号に応じてのみ初期化され、タイマカウンタ 4 3 は第 n イベント信号に応じてのみ初期化される。

【 0 0 3 9 】

また、図 6 に示されるように、図 5 に示されたタイマカウンタ 3 7 に対して第一コンペアレジスタ 3 9 が並設され、かつタイマカウンタ 3 7 及び第一コンペア

レジスタ 39 に接続される比較器 41 が配設されると共に、タイマカウンタ 43 の代わりにリロードタイマ 79 が備えられた異常検出装置 85 とすることができる。ここで、リロードタイマ 79 は、リロードレジスタ 81 と、リロードレジスタ 81 に接続されたダウンカウンタ 83 とを含む。

#### 【0040】

そして、上記リロードタイマ 79 は、供給される第  $n$  イベント信号に応じて初期化された上で起動され、リロードレジスタ 81 に格納された設定値がダウンカウンタ 83 にロードされる。そして、ダウンカウンタ 83 により該設定値からカウントダウンされる。そして、該カウントダウンの結果としてカウント値が 0 以下となるアンダーフロー状態となった時に、ダウンカウンタ 83 は第  $n$  タイムアウト検出信号を出力する。このように、リロードタイマを用いた構成によっても、所望のタイムアウト検出を実現することができる。

#### 【0041】

ここでさらには、図 7 に示されるように、タイムアウト検出バスライン 4 を伝送する信号が第一イベント信号及び第  $n$  イベント信号として、タイマカウンタ 37 及びダウンカウンタ 83 へ供給されるような構成を有する異常検出装置 87 とすることもできる。このような構成においては、タイムアウト検出バスライン 4 を伝送するデータがハイレベルからロウレベルとなるいわゆる立ち下がりのタイミングにおいて、タイマカウンタ 37 及びダウンカウンタ 83 が起動される。

#### 【0042】

そして、タイマカウンタ 37 は初期化信号のみで初期化され、第一レジスタ 39 に予め設定された  $L$  幅累積時間のしきい値とタイマカウンタ 37 によるカウント値とが比較器 41 により比較される。そして、該カウント値が該しきい値に到達した時に、比較器 41 から第一タイムアウト検出信号が出力されることにより、累積カウントを実現している。

#### 【0043】

また、リロードタイマ 79 では、リロードレジスタ 81 に予め設定された 1 ビット毎の  $L$  幅しきい値が、その起動時にダウンカウンタ 83 へロードされると共に初期化され、上記アンダーフロー状態が検出された場合に、ダウンカウンタ 83

から第二タイムアウト検出信号が出力される。なお、タイムアウト検出バスライン4を伝送するデータがロウレベルからハイレベルとなるいわゆる立ち上がりのタイミングにおいて、タイマカウンタ37及びダウンカウンタ83の動作が停止される。このように、図7に示された構成を有する異常検出装置87によれば、異なる方法によるタイムアウト検出を簡易な構成により並列的に行うことができる。

#### 〔実施の形態2〕

図8は、本発明の実施の形態2に係る異常検出装置95の構成を示す図である。図8に示されるように、本実施の形態2に係る異常検出装置95は、図2に示された実施の形態1に係る異常検出装置13と同様な構成を有するが、比較器41に接続される参照値供給部93を備える点で相違するものである。

#### 【0044】

ここで、参照値供給部93は、それぞれ異なる設定値が格納された複数のコンペアレジスタ89と、該コンペアレジスタ89に接続されたセレクタ91とを含む。そして、該セレクタ91には通信ステータス信号が供給されると共に、比較器41に接続される。なお、上記コンペアレジスタ89は、ランダムアクセスメモリ（RAM）であっても良い。

#### 【0045】

上記のような構成を有する本実施の形態2に係る異常検出装置95は、上記実施の形態1に係る異常検出装置13と同様に動作するが、セレクタ91は複数のコンペアレジスタ89に格納された異なる設定値の中から、供給される通信ステータス信号に応じていずれか一つの設定値を選択し、該選択した設定値を比較器41へ供給する点で相違する。

#### 【0046】

従って、本実施の形態2に係る異常検出装置95によれば、上記実施の形態1に係る異常検出装置13と同様な効果を得ることができると共に、複数のコンペアレジスタ89に異なる設定値を任意に設定できるため、タイムアウトとして検出する際におけるしきい値（タイムアウト時間）の設定の自由度を高めることができる。さらにまた、通信ステータス信号を切り替えることによって、上記タイ

ムアウト時間を容易に調整することができる。

【0047】

ここで、図9に示されるように、セレクタ91から出力された信号が直接タイマカウンタ38へ供給されるような構成を有する異常検出装置97も同様に考えられる。すなわち、図9に示された異常検出装置97は、図8に示された異常検出装置95と同様に動作するが、タイマカウンタ38はバス状態監視回路35から供給される信号によってカウントアップすると共に、該カウント値がオーバーフローした時点においてタイムアウト検出信号を出力する。なおタイマカウンタ38は、セレクタ91から供給される設定値を選択回路49から選択的に供給されるイベント信号に応じてロードする。

【0048】

このような構成を有する異常検出装置97によれば、図8に示された異常検出装置95に対して比較器41が不用とされるため、回路規模を低減することができる。

〔実施の形態3〕

図10は、本発明の実施の形態3に係る異常検出装置103の構成を示す図である。図10に示されるように、本実施の形態3に係る異常検出装置103は、図8に示された実施の形態2に係る異常検出装置95と同様な構成を有するが、コンペアレジスタ89の代わりにRAM99が備えられる他、コンペアレジスタ101がさらに備えられる点で相違するものである。ここで、コンペアレジスタ101は、セレクタ91及び比較器41に接続され、かつ通信ステータス信号が供給される。

【0049】

このような構成を有する異常検出装置103は、図8に示された実施の形態2に係る異常検出装置95と同様に動作するが、セレクタ91から出力される設定値（しきい値）はコンペアレジスタ101へ供給され、コンペアレジスタ101により通信ステータス信号に応じて該設定値がロードされる。そして、比較器41は、タイマカウンタ37によるカウント値とコンペアレジスタ101にロードされた該設定値とを比較し、上記カウント値が該設定値に一致したときタイムア

ウト検出信号を出力する。

【0050】

以上より本実施の形態3に係る異常検出装置103によれば、RAM99に種々の設定値（しきい値）を予め記憶させておくことによってタイムアウト検出時間の調整が容易にできるため、簡易な構成によりマイコン3の動作状態に合致したタイムアウト検出を実現することができる。

〔実施の形態4〕

図11は、本発明の実施の形態4に係る異常検出装置111の構成を示す図である。図11に示されるように、本実施の形態4に係る異常検出装置111は、図2に示された実施の形態1に係る異常検出装置13と同様な構成を有するが、加算器109を備える点で相違する。すなわち、図2に示されたタイマカウンタ43の代わりに、加算演算を実行するレジスタ107が備えられる。ここで、レジスタ107は選択回路49とタイマカウンタ105及び比較器47に接続される。

【0051】

上記のような構成を有する異常検出装置111は、図2に示された実施の形態1に係る異常検出装置13と同様に動作するが、以下の点で相違する。

【0052】

タイマカウンタ105は、選択回路49から供給されるイベント信号に応じてタイマカウンタ105におけるカウント値をレジスタ107へ出力し、レジスタ107は供給された該カウント値を順次加算する。なおレジスタ107は、選択回路49から供給されるイベント信号に応じて初期化される。

【0053】

そして、該加算されたカウント値が第二レジスタ45に予め格納された設定値（しきい値）に一致するとき、比較器47はタイムアウト検出信号を出力する。

【0054】

また、レジスタ107は、選択回路49から供給される上記イベント信号に応じて上記の加算されたカウント値をタイマカウンタ105へロードするが、この場合には、タイマカウンタ105は該ロードされたカウント値を初期値としてカ

ウントアップすることとなる。

【0055】

以上より、本実施の形態4に係る異常検出装置111によれば、実施の形態1に係る異常検出装置13と同様な効果を得ることができると共に、加算器109においてはタイマカウンタ105によるカウント値が加算されると共に、タイマカウンタ105におけるカウント方法もレジスタ107からの加算値のロードにより容易に変更できるため、タイムアウト検出時間の選択における自由度を高めることができる。

【0056】

【発明の効果】

上述の如く、通信バスに接続され、第一の論理レベルを有する信号が通信バスにおいて伝送される時間を計測する伝送時間計測手段と、伝送時間計測手段で計測された時間がしきい値を超えた場合には、通信バスの異常を示す異常検出信号を出力する異常検出手段とを備えた通信バスの異常検出装置によれば、通信バスを介した通信の状態を伝送時間計測手段により常に監視することができるため、該通信の信頼性を高めることができる。

【0057】

また、伝送時間計測手段は、供給されるイベント信号に応じて定められた間隔で初期化されることとすれば、上記イベント信号を選択的に供給することにより上記異常検出の方法を任意に設定することができるため、所望の異常検出方法を容易に実現することができる。

【0058】

また、伝送時間計測手段と異常検出手段とからなるユニットを少なくとも二つ備え、伝送時間計測手段は、それぞれ異なる間隔で初期化されるものとすれば、異なる方法によった異常検出を並列的に実行できるため、該計測が開始された後に必要とされる異常検出方法が判明するような場合においても、所望の異常検出方法を確実に遂行することができる。

【0059】

また、複数のしきい値を記憶する記憶手段と、記憶手段に記憶された複数のし

きい値の中から、供給される選択信号に応じてしきい値を選択して異常検出手段に供給するしきい値選択手段とをさらに備えることにより、異なる異常検出方法の選択的実行を容易に実現することができるため、汎用性を高めることができる。

## 【 0 0 6 0 】

また、伝送時間計測手段を少なくとも二つ備え、少なくとも一つの伝送時間計測手段で計測された時間を、所定の間隔で累積加算する累積加算手段と、累積加算手段で累積加算されることによって得られた累積時間が第二のしきい値を超えた場合には、通信バスの異常を示す異常検出信号を出力する第二の異常検出手段とをさらに備えたものとすれば、上記累積時間を尺度とした異常検出を容易に実現することができる。ここで、累積加算手段は、少なくとも一つの伝送時間計測手段に上記累積時間を供給し、該累積時間が供給された伝送時間計測手段は、該累積時間を初期値として計測を行うものとすれば、伝送時間計測手段において多様な方法による計測を行うことができるため、汎用性を高めることができる。

## 【 0 0 6 1 】

また、通信バスに接続され、上記伝送時間計測手段と上記異常検出手段とを備えたマイクロコンピュータによれば、該マイクロコンピュータによる通信バスを介した通信の状態が伝送時間計測手段により常に監視されるため、該通信バスを介した通信の信頼性が向上されたマイクロコンピュータを得ることができる。

## 【図面の簡単な説明】

## 【図 1】

本発明の実施の形態 1 に係る異常検出装置を備えたマイクロコンピュータの全体構成を示す図である。

## 【図 2】

図 1 に示された異常検出装置の構成を示す図である。

## 【図 3】

図 2 に示された異常検出装置の構成についての一具体例を示す図である。

## 【図 4】

本発明の実施の形態 1 に係る異常検出装置の他の構成を示す図である。

【図 5】

本発明の実施の形態 1 に係る異常検出装置のさらに他の構成を示す図である。

【図 6】

本発明の実施の形態 1 に係る異常検出装置のさらに他の構成を示す図である。

【図 7】

本発明の実施の形態 1 に係る異常検出装置のさらに他の構成を示す図である。

【図 8】

本発明の実施の形態 2 に係る異常検出装置の構成を示す図である。

【図 9】

本発明の実施の形態 2 に係る異常検出装置の他の構成を示す図である。

【図 1 0】

本発明の実施の形態 3 に係る異常検出装置の構成を示す図である。

【図 1 1】

本発明の実施の形態 4 に係る異常検出装置の構成を示す図である。

【符号の説明】

- 1 第一システム
- 2 通信バス
- 3 マイコン
- 4 タイムアウト検出バスライン
- 5 中央演算処理装置 (CPU)
- 7, 9 外部制御マクロ
- 11 通信マクロ
- 13, 75, 77, 85, 87, 95, 97, 103, 111 異常検出装置
- 15, 17 集積回路 (IC)
- 19 メモリ
- 21 第二システム
- 23, 25, 29, 33 通信 IC
- 27 第 n システム
- 31 第 3 システム

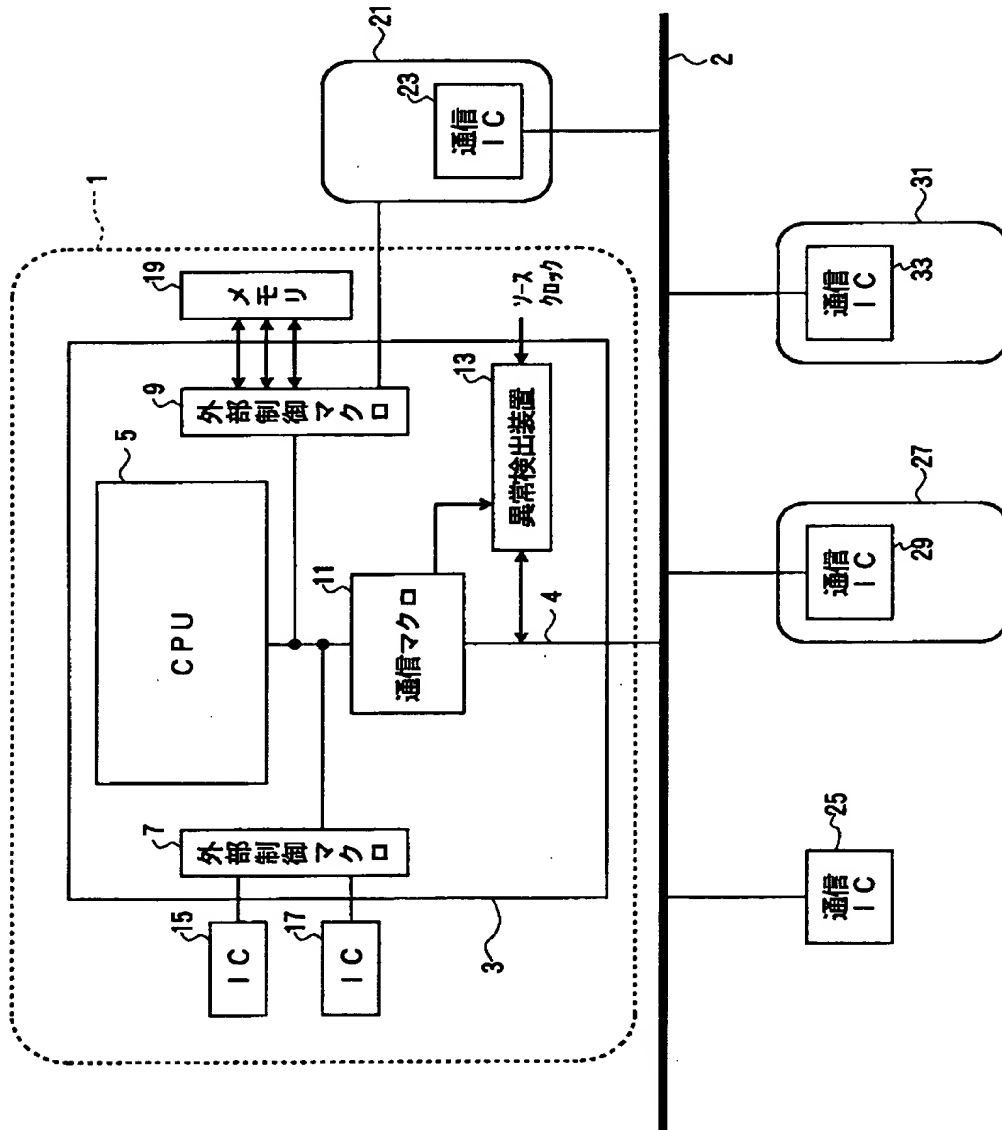
35 バス状態監視回路  
37, 38, 43, 67, 105 タイマカウンタ  
39 第一レジスタ  
41, 47, 71 比較器  
45 第二レジスタ  
49, 73 選択回路  
51 ハイ (H) 検出部  
52 入力部  
53 第一イベント発生回路  
55 第二イベント発生回路  
57 第三イベント発生回路  
59 分周器  
60 ロウ (L) 検出部  
61 ロウ (L) 検出回路  
62 10分周器  
63 20分周器  
69 第三レジスタ  
79 リロードタイマ  
81 リロードレジスタ  
83 ダウンカウンタ  
89, 101 コンペアレジスタ  
91 セレクタ  
93 参照値供給部  
99 ランダムアクセスメモリ (RAM)  
107 レジスタ  
109 加算器

【書類名】

図面

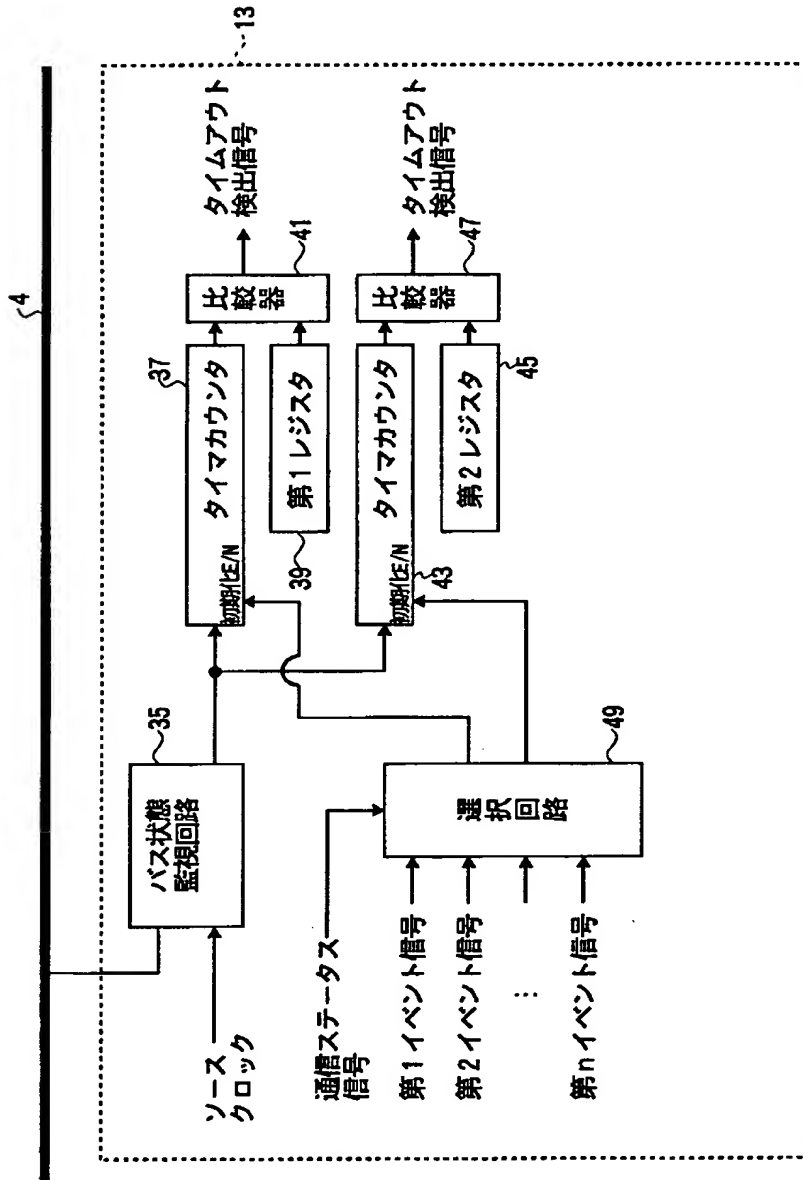
【図 1】

本発明の実施の形態 1 に係る異常検出装置を備えた  
マイクロコンピュータの全体構成を示す図



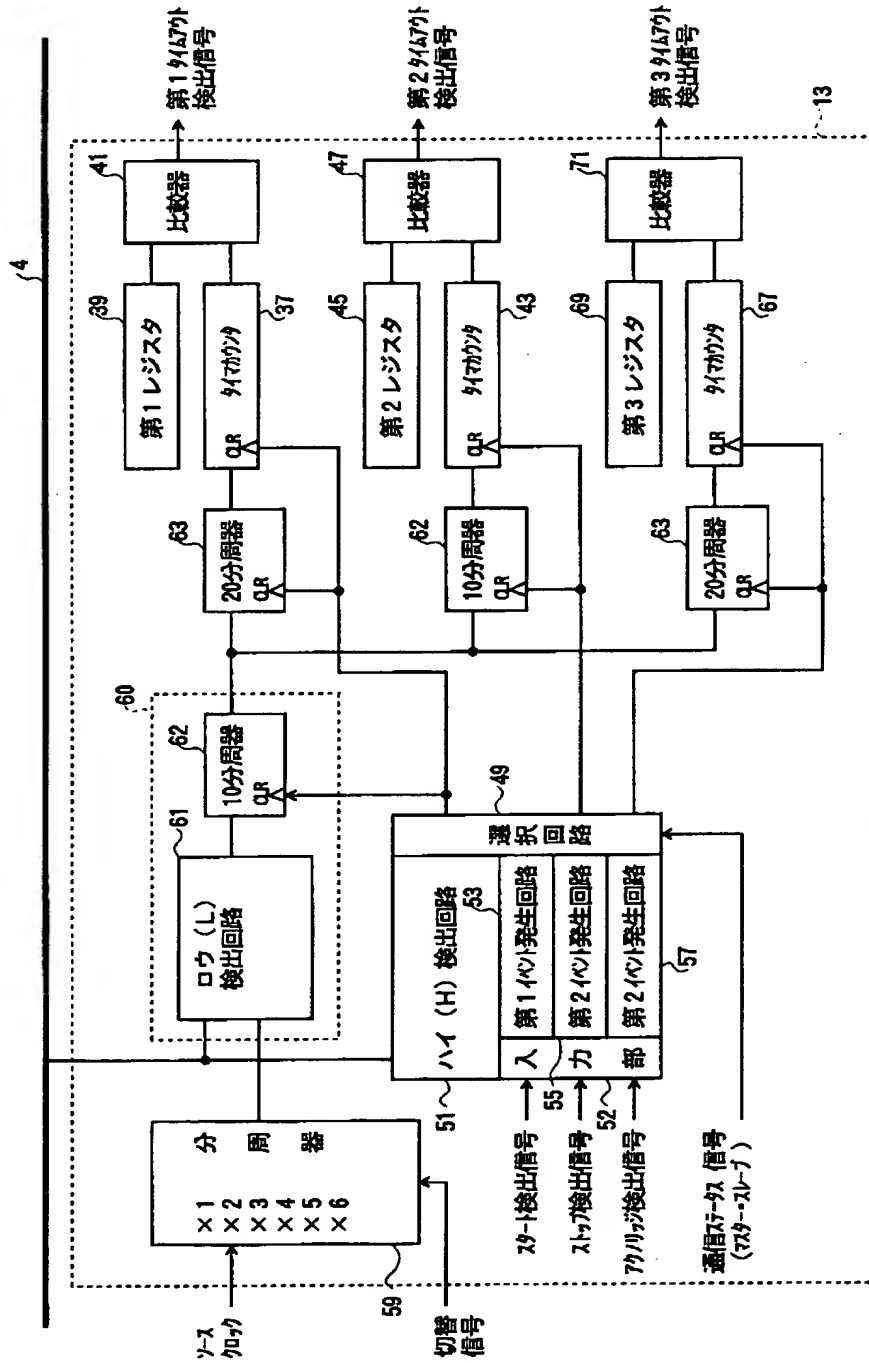
【図 2】

図 1 に示された異常検出装置の構成を示す図



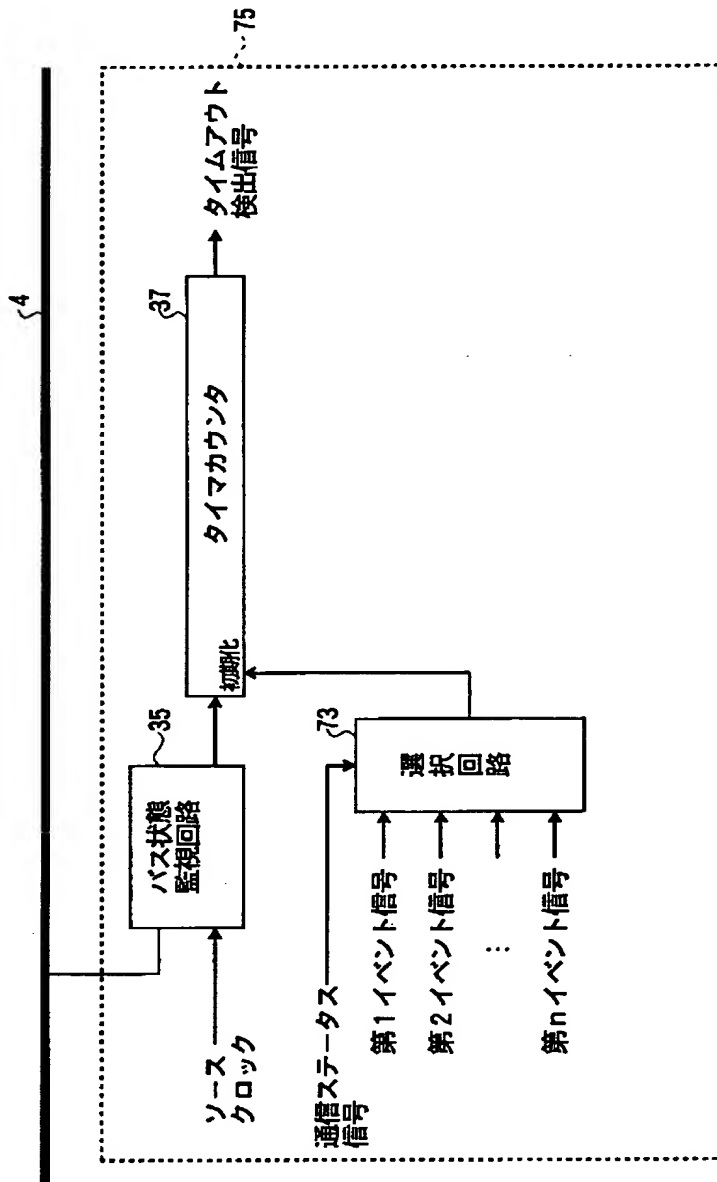
【図 3】

図 2 に示された異常検出装置についての一具体例を示す図



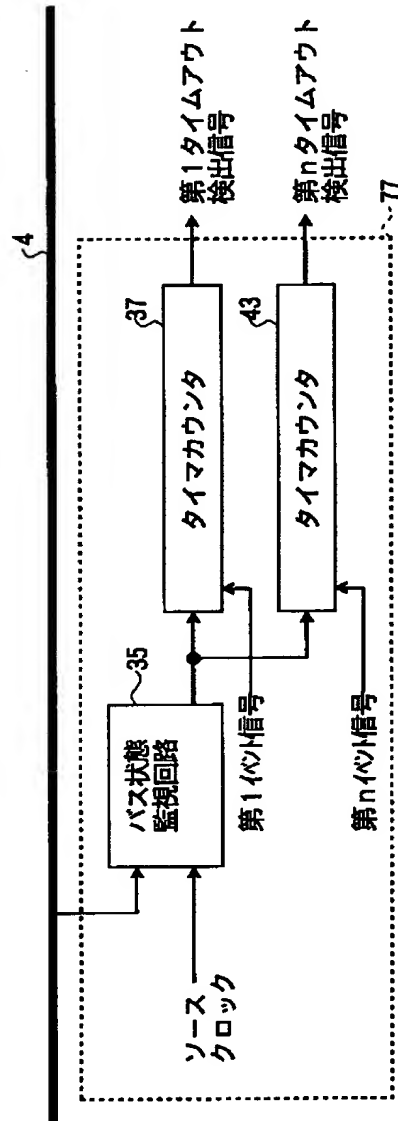
【図 4】

本発明の実施の形態 1 に係る異常検出装置の他の構成を示す図



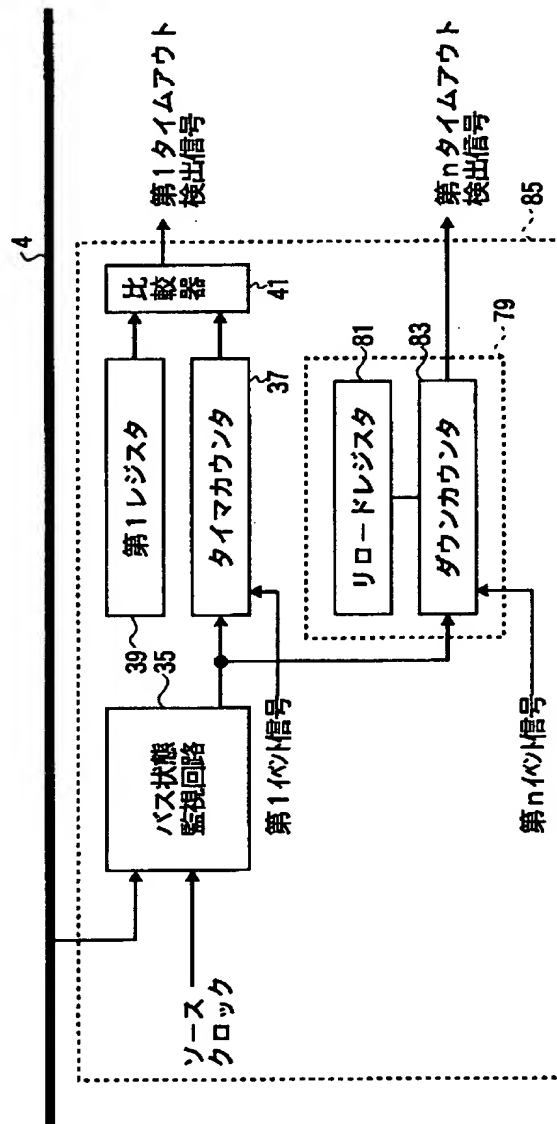
【図 5】

本発明の実施の形態 1 に係る異常検出装置のさらに他の構成を示す図



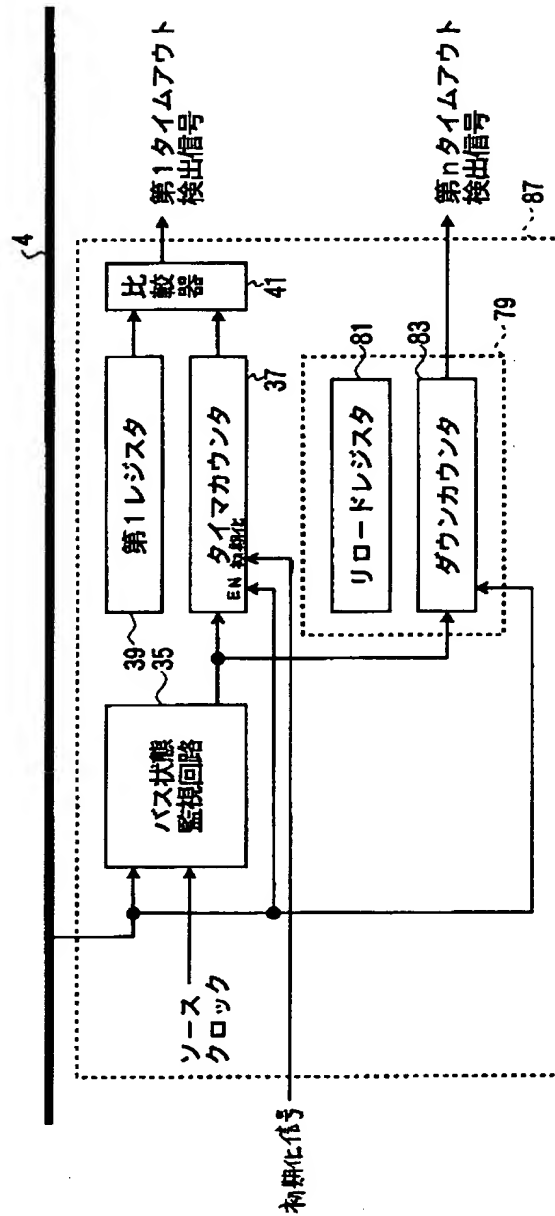
【図 6】

本発明の実施の形態 1 に係る異常検出装置のさらに他の構成を示す図



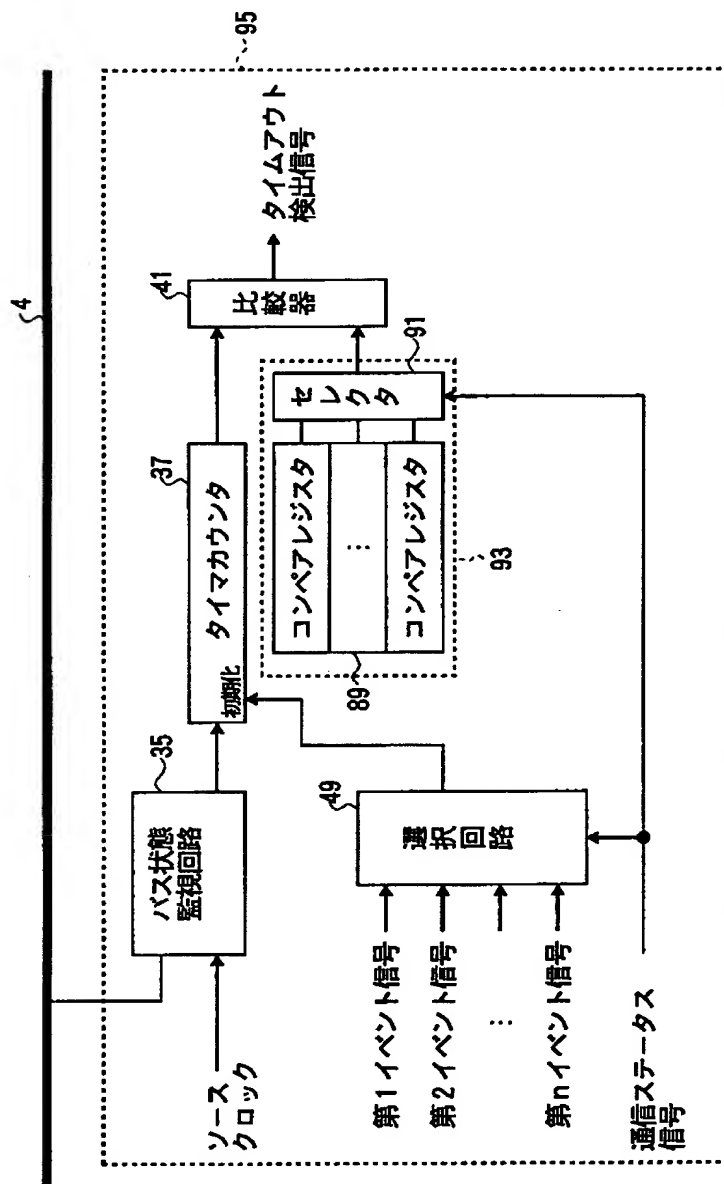
【図 7】

本発明の実施の形態 1 に係る異常検出装置のさらに他の構成を示す図



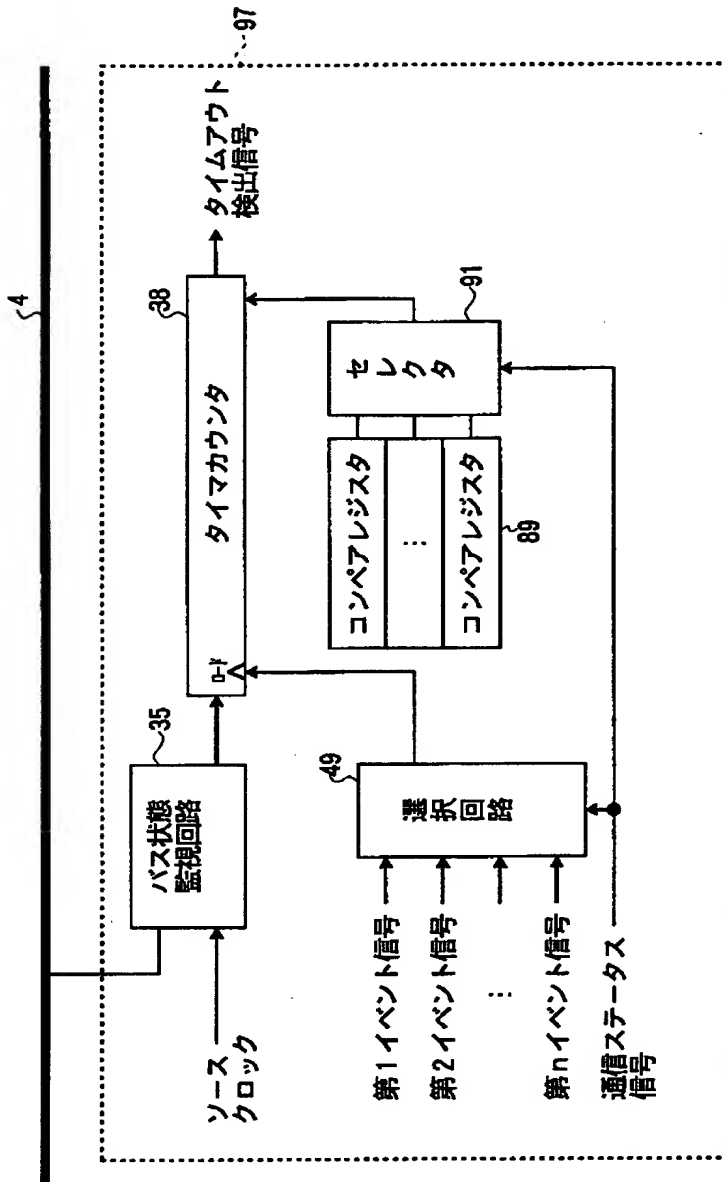
【図 8】

本発明の実施の形態 2 に係る異常検出装置の構成を示す図



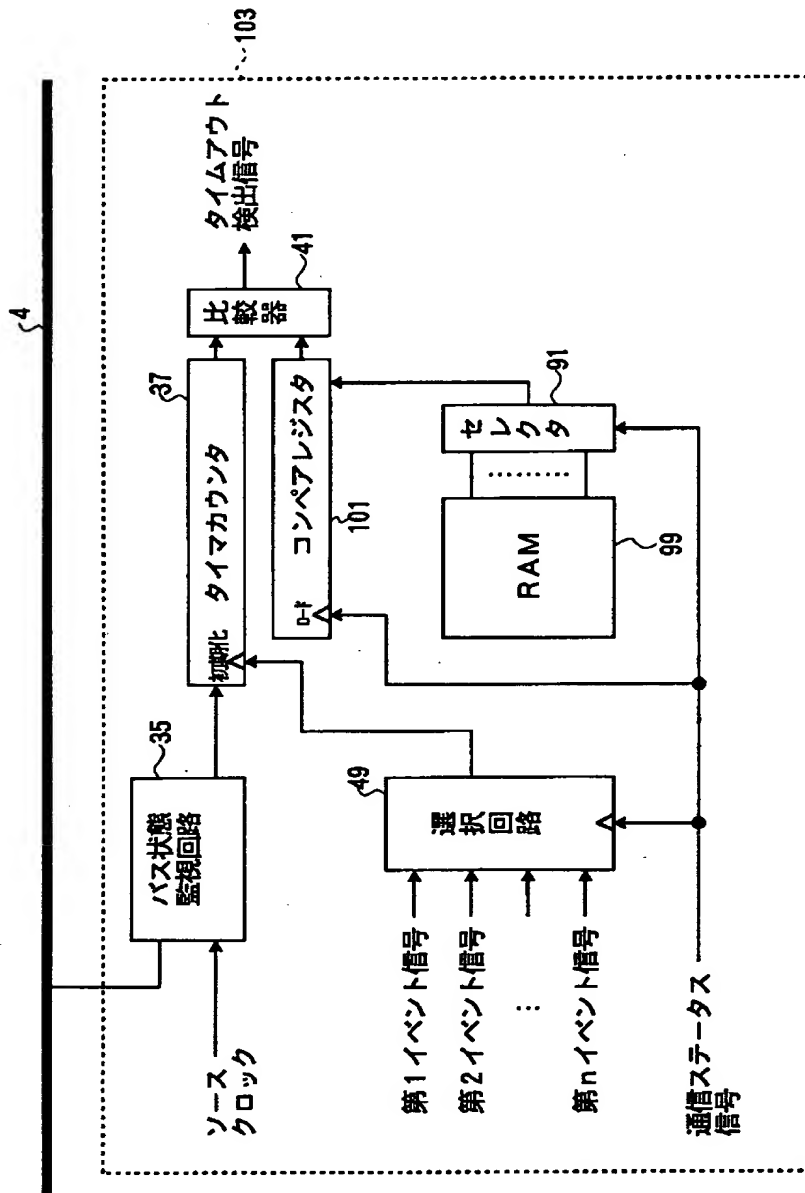
【図 9】

本発明の実施の形態 2 に係る異常検出装置の他の構成を示す図



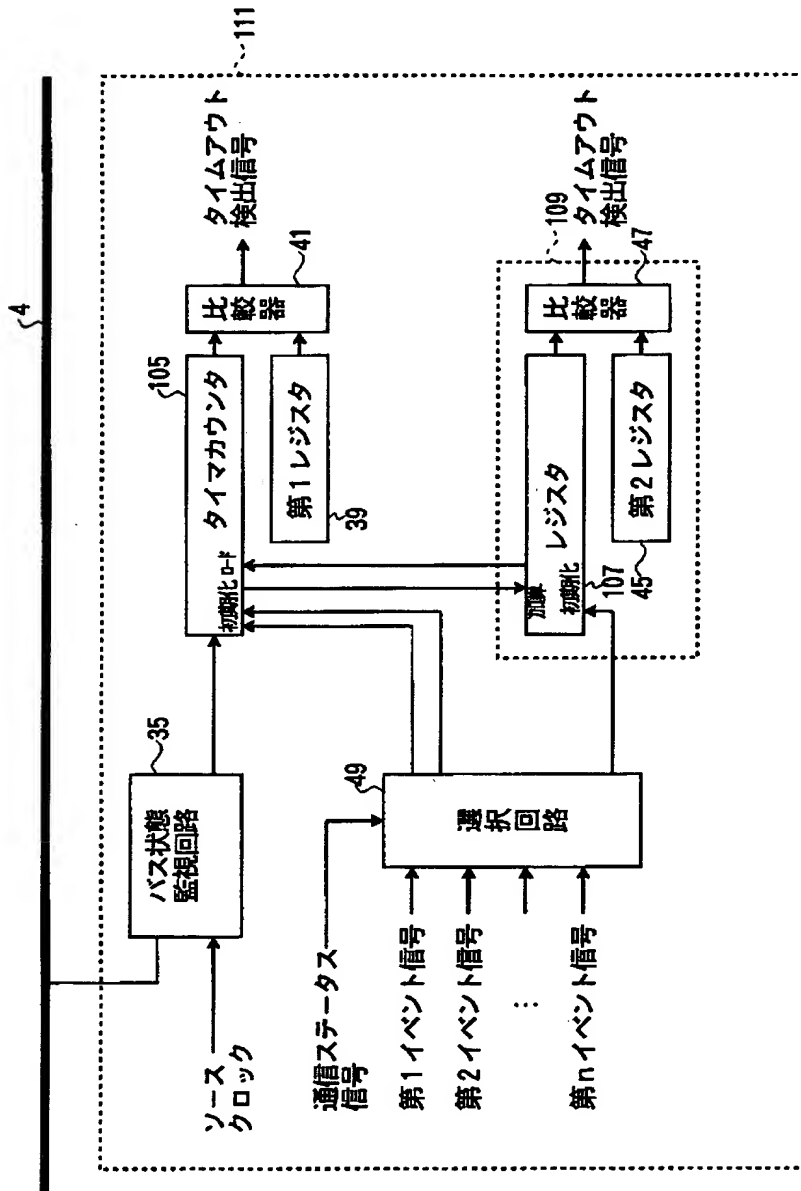
【図 10】

本発明の実施の形態 3 に係る異常検出装置の構成を示す図



【図 11】

本発明の実施の形態 4 に係る異常検出装置の構成を示す図



【書類名】            要約書

【要約】

【課題】    通信バスを介した通信の信頼性を高めるための通信バスの異常検出装置と、該通信バスに接続されたマイクロコンピュータとを提供する。

【解決手段】    通信バス 4 の異常を検出する異常検出装置であって、通信バス 4 に接続され、第一の論理レベルを有する信号が通信バス 4 において伝送される時間を計測するタイマカウンタ 3 7, 4 3 と、タイマカウンタ 3 7, 4 3 で計測された時間がしきい値を超えた場合には、通信バス 4 の異常を示すタイムアウト検出信号を出力する比較器 4 1, 4 7 とを備えたことを特徴とする通信バスの異常検出装置 1 3 を提供する。

【選択図】            図 2

出 願 人 履 歴 情 報

識別番号 [000005223]

1. 変更年月日	1996年 3月26日
[変更理由]	住所変更
住 所	神奈川県川崎市中原区上小田中4丁目1番1号
氏 名	富士通株式会社